

POWERED BY **Dialog**

---

**GALLIUM NITRIDE SEMICONDUCTOR ELEMENT****Publication Number:** 11-195813 (JP 11195813 A) , July 21, 1999**Inventors:**

- FURUKAWA CHISATO
- SUGAWARA HIDETO
- SUZUKI NOBUHIRO

**Applicants**

- TOSHIBA ELECTRONIC ENGINEERING CORP
- TOSHIBA CORP

**Application Number:** 09-361420 (JP 97361420) , December 26, 1997**International Class:**

- H01L-033/00
- H01S-003/18

**Abstract:**

**PROBLEM TO BE SOLVED:** To improve reliability of element by prohibiting occurrence of cracks in an element itself, improving yield of element and eliminating residual stress of the element.

**SOLUTION:** A plurality of cross grooves 31 are arranged on a sapphire substrate 11 in such a manner that the respective tips face the tip of other cross, and the point of each cross is positioned at the apex of square shapes. If a semiconductor layer of 3 to 5 group compounds is crystal-grown on the sapphire substrate 11, the crystal growth progresses along the groove of the cross groove 31. In this case, the portion surrounded by the slopes forming the groove effectively has a higher growth speed, and the growth plane is formed almost to a flat shape, so that stress tend to concentrate in this groove portion, cracks 33 outer along the side of the square shape described above but, instead, no crack occurs in the element region 32 inside the square shape. Because of this, no cracks 33 occur in the element itself so that not only the yield of the element can be improved but also the residual stresses of the element itself are eliminated and reliability of the element can be improved.

**COPYRIGHT:** (C)1999,JPO

JAPIO

© 2004 Japan Patent Information Organization. All rights reserved.

Dialog® File Number 347 Accession Number 6254234

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-195813

(43) 公開日 平成11年(1999) 7月21日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 1 L 33/00

H 0 1 L 33/00

C

H 0 1 S 3/18

H 0 1 S 3/18

審査請求 未請求 請求項の数8 O L (全 9 頁)

(21) 出願番号 特願平9-361420

(22) 出願日 平成9年(1997)12月26日

(71) 出願人 000221339

東芝電子エンジニアリング株式会社  
神奈川県川崎市川崎区日進町7番地1

(71) 出願人 000003078

株式会社東芝  
神奈川県川崎市幸区堀川町72番地

(72) 発明者 古川 千里

神奈川県川崎市川崎区日進町7番地1 東  
芝電子エンジニアリング株式会社内

(72) 発明者 菅原 秀人

神奈川県川崎市幸区堀川町72番地 株式会  
社東芝川崎事業所内

(74) 代理人 弁理士 三好 秀和 (外3名)

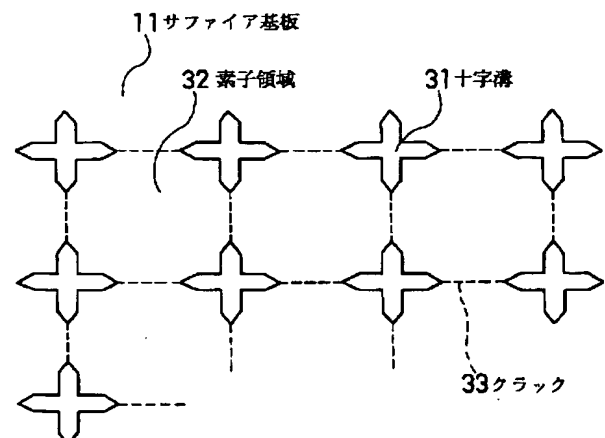
最終頁に続く

(54) 【発明の名称】 窒化ガリウム系半導体素子

(57) 【要約】

【課題】 素子自体にはクラックが発生しないようにして素子の収率を向上させること及び素子自体の残留応力を解消して素子の信頼性を向上させること。

【解決手段】 サファイア基板上に、複数の十字溝を、それぞれの先端を互いに向かい合わせるように配置し、且つそれぞれの中心点が四角形の頂点に位置するように配置している。このようなサファイア基板上に3-5族化合物半導体層の結晶成長を行うと、前記十字溝の溝に沿って結晶成長が進む。この際、溝を形成する斜面で囲まれた部分は実効的に成長速度が速く、成長面は略平坦に形成されていくため、この溝の部分には特に応力が集中しやすく、前記四角形の辺に沿ってクラックが発生し、その代わりに、前記四角形内部の素子領域にはクラックが生じない。これにより、素子自体にはクラックが発生しないため、素子の収率を向上させるだけでなく、素子自体の残留応力を解消して素子の信頼性が向上する。



## 【特許請求の範囲】

【請求項1】 基板上に少なくとも1層以上の3-5族化合物半導体の成長層を積層した窒化ガリウム系半導体素子において、

前記基板の主面に、所定間隔離して規則的に配置され且つ所定形状を有する複数の凹部を形成することを特徴とする窒化ガリウム系半導体素子。

【請求項2】 基板上に少なくとも1層以上の3-5族化合物半導体の成長層を積層した窒化ガリウム系半導体素子において、

前記基板の主面に、所定間隔離して規則的に配置され且つ所定形状を有する複数の凸部を形成することを特徴とする窒化ガリウム系半導体素子。

【請求項3】 基板上に少なくとも1層以上の3-5族化合物半導体の成長層を積層した窒化ガリウム系半導体素子において、

前記基板の主面に、規則的に配列された複数の帯状の溝を形成することを特徴とする窒化ガリウム系半導体素子。

【請求項4】 基板上に少なくとも1層以上の3-5族化合物半導体の成長層を積層した窒化ガリウム系半導体素子において、

前記基板の主面に、規則的に配列された複数の帯状の突起を形成することを特徴とする窒化ガリウム系半導体素子。

【請求項5】 基板上に少なくとも1層以上の3-5族化合物半導体の成長層を積層した窒化ガリウム系半導体素子において、

前記基板の主面に、規則的に配列された帯状の輻射熱吸収領域を形成することを特徴とする窒化ガリウム系半導体素子。

【請求項6】 基板上に少なくとも1層以上の3-5族化合物半導体の成長層を積層した窒化ガリウム系半導体素子において、

前記基板の背面に、規則的に配列された帯状の輻射熱吸収領域を形成することを特徴とする窒化ガリウム系半導体素子。

【請求項7】 前記輻射熱吸収領域はこの領域面に細かい凹凸付けることにより形成することを特徴とする請求項5又は6記載の窒化ガリウム系半導体素子。

【請求項8】 前記成長層の最上層は、AlN層であることを特徴とする請求項1乃至7いずれか1記載の窒化ガリウム系半導体素子。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は窒化物系3-5族化合物半導体成長層を有する窒化ガリウム系半導体素子に関する。

## 【0002】

【従来の技術】 従来、紫外から可視光領域までの発光が

得られる3-5族化合物半導体材料として、GaN、InGaN、AlGaN、InAlN、AlN等が知られている。図14はこれらを用いて製造された発光機能を有する従来の窒化ガリウム系半導体素子で、活性層にInGaN層を用いたダブルヘテロ構造の発光ダイオードの構造例を示した断面図である。単結晶のサファイア基板11上には、GaNバッファ層12、n型のGaN層13、n型のAlGaNクラッド層14、InGaN活性層15、p型のAlGaNクラッド層16、p+型のGaN（コンタクト）層17を成長させて素子を形成する。

【0003】このような窒化ガリウム系半導体素子の結晶成長方法としては、MO-CVD法を用い、キャリアガスとしてH<sub>2</sub>、N<sub>2</sub>のどちらか一方、或いは両者の混合ガスを用いている。原料ガスとして3族にはTMG（トリメチルガリウム）、TMI（トリメチルインディウム）、TMA（トリメチルアルミニウム）のバブリングガスを、5族にはNH<sub>3</sub>（アンモニア）を用いる。この他に、ドーピングガスとしてn型不純物にはSiをSiH<sub>4</sub>（モノシラン）のバブリングガスとして、p型不純物にはMgをCp<sub>2</sub>Mg（ビスシクロペンタジエニルマグネシウム）のバブリングガスとして供給する。

【0004】こうして得られた構造のサファイア基板11のn型GaN層13のn層表面をエッチングによって露出した後、n電極22を形成し、p+型のGaNコンタクト層17にp電極21を形成して、図15に示すような素子構造を得る。このp電極21とn電極22間に、電圧を印加することにより、InGaN活性層15を発光させる。

## 【0005】

【発明が解決しようとする課題】 上記のような窒化物系3-5族化合物半導体成長層を有する半導体素子では、例えばAlGaNクラッド層14を高Al組成にしたリ、膜厚を厚く形成すると、各層の格子不整合や、熱膨張係数差に起因する応力で成長層にクラックが生じるという問題があった。これは、AlGaN又はGaN系成長層が適当層の強度限界が破断圧縮強度よりも引張り強度限界のほうが低いため、引張り歪みを持つAlGaNクラッド層14、若しくは隣接する層に、比較的容易にクラックが発生するためである。

【0006】このクラックが素子化工程を経て得られるチップの表面にあると、チップが不良となる。また、クラックが入らなかった場合、チップは不良にはならないが、素子内に残留応力が内在しており信頼性の観点から望ましくない。このため、AlGaNクラッド層14などのAl組成や膜厚には、クラックが入らない臨界値が発生し、この臨界値が実際のデバイスを設計する際の自由度を下げることになる。またAl組成や膜厚の臨界値以下でも、残留応力が成長層に内在しているため、この残留応力に起因する欠陥が成長する可能性があり、この

10

20

30

40

50

場合でも素子の信頼性が低くなるという問題があった。

【0007】本発明は、上述の如き従来の課題を解決するためになされたもので、その目的は、ウェハー上の素子領域の周辺にクラックを発生させることにより、素子自体にはクラックが発生しないようにして素子の収率を向上させることができる共に、素子自体の残留応力を解消して信頼性を向上させることができる窒化ガリウム系化合物半導体素子を提供することである。

【0008】

【課題を解決するための手段】上記目的を達成するために、第1の発明の特徴は、基板上に少なくとも1層以上の3-5族化合物半導体の成長層を積層した窒化ガリウム系半導体素子において、前記基板の主面に、所定間隔離して規則的に配置され且つ所定形状を有する複数の凹部を形成することにある。

【0009】この第1の発明によれば、前記基板上の複数の凹部に沿って、この上に積層された窒化ガリウム半導体層にクラックが入り、このクラックで囲まれた素子領域にはクラックが入らないだけでなく、残留応力も解放される。これにより、素子層内部に残留する応力に起因して成長する欠陥が著しく減少する。

【0010】第2の発明の特徴は、基板上に少なくとも1層以上の3-5族化合物半導体の成長層を積層した窒化ガリウム系半導体素子において、前記基板の主面に、所定間隔離して規則的に配置され且つ所定形状を有する複数の凸部を形成することにある。

【0011】この第2の発明によれば、前記基板上の複数の凸部に沿って、この上に積層された窒化ガリウム半導体層にクラックが入り、このクラックで囲まれた素子領域にはクラックが入らないだけでなく、残留応力も解放される。これにより、素子層内部に残留する応力に起因して成長する欠陥が著しく減少する。

【0012】第3の発明の特徴は、基板上に少なくとも1層以上の3-5族化合物半導体の成長層を積層した窒化ガリウム系半導体素子において、前記基板の主面に、規則的に配列された複数の帯状の溝を形成することにある。

【0013】この第3の発明によれば、前記基板上の帯状の溝に沿って、この上に積層された窒化ガリウム半導体層にクラックが入り、このクラックで囲まれた素子領域にはクラックが入らないだけでなく、残留応力も解放される。これにより、素子層内部に残留する応力に起因して成長する欠陥が著しく減少する。

【0014】第4の発明の特徴は、基板上に少なくとも1層以上の3-5族化合物半導体の成長層を積層した窒化ガリウム系半導体素子において、前記基板の主面に、規則的に配列された複数の帯状の突起を形成することにある。

【0015】この第4の発明によれば、前記基板上の帯状の突起に沿って、この上に積層された窒化ガリウム半

導体層にクラックが入り、このクラックで囲まれた素子領域にはクラックが入らないだけでなく、残留応力も解放される。これにより、素子層内部に残留する応力に起因して成長する欠陥が著しく減少する。

【0016】第5の発明の特徴は、基板上に少なくとも1層以上の3-5族化合物半導体の成長層を積層した窒化ガリウム系半導体素子において、前記基板の主面に、規則的に配列された帯状の輻射熱吸収領域を形成することにある。

【0017】この第5の発明によれば、前記基板上の帯状の輻射熱吸収領域に沿って、この上に積層された窒化ガリウム半導体層にクラックが入り、このクラックで囲まれた素子領域にはクラックが入らないだけでなく、残留応力も解放される。これにより、素子層内部に残留する応力に起因して成長する欠陥が著しく減少する。

【0018】第6の発明の特徴は、基板上に少なくとも1層以上の3-5族化合物半導体の成長層を積層した窒化ガリウム系半導体素子において、前記基板の背面に、規則的に配列された帯状の輻射熱吸収領域を形成することにある。

【0019】この第6の発明によれば、前記基板背面の帯状の輻射熱吸収領域に対応した前記基板主面の帯状領域も輻射熱の吸収が高くなるため、この上に積層された窒化ガリウム半導体層の前記帯状領域に沿った部分に前記クラックが入り、このクラックで囲まれた素子領域にはクラックが入らないだけでなく、残留応力も解放される。これにより、素子層内部に残留する応力に起因して成長する欠陥が著しく減少する。

【0020】第7の発明の特徴は、前記輻射熱吸収領域は残りの基板面に対して前記領域面の細かい凹凸を付けることにより形成することにある。

【0021】この第7の発明によれば、細かい凹凸を付けられた面、例えば鏡面仕上げをしていない面などは、鏡面仕上げをした回りの面に比べて輻射熱をよく吸収する。

【0022】第8の発明の特徴は、前記成長層の最上層は、AlN層であることにある。

【0023】この第8の発明によれば、AlN層では強い引張り応力、熱歪みが得られるため、容易に破断強度限界以上の引張り応力が得られ、上記クラックが容易に入る。

【0024】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。図1は本発明の窒化ガリウム系半導体素子の第1の実施の形態を示した平面図である。サファイア基板11の主面上に複数の十字状の溝31を形成し、且つこの十字溝31を形成する2つの溝は互いに直交するように配置して、十字溝31を形成している。また、これら複数の十字溝31はそれぞれの先端部分を互いに向かい合わせるように配置し、且つそれぞれの中

心点が四角形の頂点に位置するように配置されている。

【0025】図2は上記した十字溝31を有するサファイア基板11の断面図である。十字溝31は断面がV字状となっている。

【0026】このような十字溝31を表面に有するサファイア基板11主面上に、エピタキシャル法により、図示しない、n型のGa<sub>0.5</sub>N層、n型のAlGa<sub>0.5</sub>N層などの3-5族化合物半導体層が順次積層されて、LEDやレーザーなどの窒化ガリウム系半導体素子が形成される。尚、各十字溝31の向かい合う先端を結んだ破線で囲まれた四角形の内部32が1チップ分、1個の窒化ガリウム系半導体素子が形成される素子領域である。

【0027】次に本実施の形態の基板を用いて結晶を成長させた時のクラックの発生の仕方について説明する。上記のような十字溝31付きサファイア基板11にn型のGa<sub>0.5</sub>N層、n型のAlGa<sub>0.5</sub>N層などの3-5族化合物半導体層の結晶成長を行うと、十字溝31の形状に沿って成長が進む。この際、溝を形成する斜面で囲まれた部分は実効的に成長速度が速く、成長面は略平坦に形成されていく。このため、この十字溝31の部分には特に応力が集中しやすくなる。

【0028】図1のサファイア基板11主面上に図14の従来例と同様にGa<sub>0.5</sub>Nバッファ層、n-Ga<sub>0.5</sub>N層、n-AlGa<sub>0.5</sub>Nクラッド層、InGa<sub>0.5</sub>N活性層、p-AlGa<sub>0.5</sub>Nクラッド層、p-Ga<sub>0.5</sub>Nコンタクト層を順次エピタキシャル成長で形成する。図3はこれら成長層の最下層から3層の断面図である。

【0029】さて、一般にAlGa<sub>0.5</sub>N層41には面内で引っ張られる方向44に歪みが生じるが、この歪みに加わり、昇温/降温時の熱膨張係数差による歪みが加わることで、AlGa<sub>0.5</sub>N層41自身、或いはこのAlGa<sub>0.5</sub>N層41に隣接する層、例えばGa<sub>0.5</sub>N層42又はInGa<sub>0.5</sub>N層43にクラック33が発生する。このクラック33は、AlGa<sub>0.5</sub>N層41のAl組成が高ければ高いほど、頻度及び数量共に大きくなる。

【0030】ここで、図1に示したようにサファイア基板11には十字溝31が形成してあり、この十字溝31の部分、或いは十字溝31の上部に形成される層には応力が集中しやすいため、優先的に、この部分にクラック33が発生する。また、面内方向では更に先鋭な部分にクラックが発生しやすいため、この十字溝31の各先端部分より破線で示したように図1に示すようにクラック33が発生する。このクラック33は、最も近い場所に設定された対向する十字溝31の先端部分に終結する。よって、十字溝31に囲まれた四角形の素子領域32にはクラックは発生しないことになる。

【0031】既に述べたように、この十字溝31で囲まれた内側32が1チップの窒化ガリウム系半導体素子となるわけであるから、ウェハー領域内にはクラック33は存在するものの、発光素子として機能する素子領域3

2にはクラックが存在しないウェハーが得られる。その後、ウェハーは図1に示したクラック33に沿って裁断され、個々の窒化ガリウム系化合物半導体素子が取り出される。

【0032】本実施の形態によれば、サファイア基板11上に複数の十字溝31を互いの先端部が対抗するように且つその中心が四角形の頂点に一致するように配置し、その上に、Ga<sub>0.5</sub>Nバッファ層43、n型のGa<sub>0.5</sub>N層41、n型のAlGa<sub>0.5</sub>Nクラッド層42等を結晶成長させて素子を製造することにより、個々の半導体素子を形成する素子領域32の境界部分にクラック33が入り、一方、素子領域32内にはクラックが生じないようにすることができる。

【0033】これにより、窒化ガリウム系半導体素子の性能に影響のない素子の周囲にクラックが発生するため、素子の収率を向上させることができる共に、素子の周囲にクラックが発生しているため、素子を形成する窒化物系3-5族化合物半導体層の残留応力を解放することができる。このために、素子層内部に残留する応力に起因して成長する欠陥を著しく減少させることができ、素子の信頼性を向上させることができる。又、AlGa<sub>0.5</sub>Nクラッド層44などのAl組成や膜厚の臨界値を無視し得るか、なくなるため、デバイスを設計する際の自由度を向上させることができる。

【0034】尚、上記した十字溝31の代わりに、図4に示すように断面が三角形状の十字突起35であっても、同様の効果がある。又、図5に示すように断面が三角形状の帯状の凸部71をサファイア基板11の表面に格子を形成するように配列しても同様の効果がある。この場合、帯状の凸部71で囲まれた領域72に素子が形成され、凸部71に沿って、その上に積層される成長層にクラックが入り、同様の効果がある。又、凸部71の配列は直行する格子でなく、斜交する格子であっても同様の効果があり、この場合は、前記凸部71がサファイア基板11の劈開方向に沿っているため、素子を切り出し易くすることができる。更に、凸部71の代わりに、凹分をサファイア基板11の表面に格子を形成するように配列しても同様の効果がある。

【0035】図6は本発明の窒化ガリウム系半導体素子の第2の実施の形態を示した平面図である。本例も、サファイア基板11に複数の十字状溝51を付け、互いの先端部が向き合うように配置してある。この十字状溝51は2本の溝が互いに直交せず、60度の角度で交差している。従って、4個の十字状溝51の中心がひとつの平行四辺形の頂点に位置するように配置され、このひとつの平行四辺形でできた領域53が1個の窒化ガリウム系半導体素子となる素子領域である。

【0036】これは、サファイア基板11は六方晶であり、通常の半導体の様に直交する方向に劈開性を有していない。そこで、十字状溝51の2個の溝の斜交角度を

10

20

30

40

50

基板11の割れる方向及び角度に合わせて設定して、上記したように4個の十字状溝51が平行四辺形を形成するように配置することにより、1個の窒化ガリウム系半導体素子を切り出す時に、切り出しやすいようにしている。

【0037】ここで、上記のようなサファイア基板11上に、複数の窒化物系3-5族化合物半導体層のデバイス構造を順次形成すると、図1に示した第1の実施の形態と同様の理由により、溝部分51に沿って破線のようにクラック52が発生し、ここでも素子として機能する素子領域53を囲むようにクラックが発生する。

【0038】本実施の形態によれば、サファイア基板11の劈開方向に合わせて、十字状溝51の2個の溝の斜交角度を設定して4個の十字状溝51が平行四辺形の頂点に位置するように配置することにより、第1の実施の形態よりも、規則的にクラック52が発生しやすくなり、クラックが素子領域53を囲むように入り、素子領域53の内部には入らないようにすることができる。

【0039】これにより、1個のウェハーから取れる窒化ガリウム系半導体素子の収率を第1の実施の形態よりも向上させることができると共に、窒化ガリウム系半導体素子の各成長層内の残留応力の解放度も高いため、素子の信頼性をより向上させることができる。又、成長層にはサファイアの割れ易い面に沿ってクラックが入っている訳であるから、クラック52に沿って素子分離を行う場合、容易に素子を分離することができ、素子形状も比較的きれいなものを得ることができる。

【0040】尚、本実施の形態の十字状溝51に代わり、断面が凸部の十字状突起を用いても、同様の効果がある。

【0041】図7は本発明の窒化ガリウム系半導体素子の第3の実施の形態を示した平面図である。本例は、溝の形状を3本の溝を放射状に配置した形状の溝形61とし、各溝形61の先端が互いに向き合うように、且つ溝形61の中心が六角形の各頂点に位置するように配置してある。

【0042】このようなサファイア基板11上に、複数の窒化物系3-5族化合物半導体層のデバイス構造を順次形成すると、図1に示した第1の実施の形態と同様の理由により、前記した六角形の辺に沿ってクラックが発生し、ここでも素子として機能する六角形の素子領域62を囲むようにクラックが発生し、このクラックに沿って基板11であるサファイアは割れやすく、基板11を裏面研磨等で薄くすることにより、プレーキング&エキスパンドのみで素子分離が可能となり、図6に示した第2の実施の形態と同様の効果がある。

【0043】図8は本発明の窒化ガリウム系半導体素子の第4の実施の形態を示した平面図である。本例は、サファイア基板11の表面に、格子状に熱輻射吸収の高い带状の輻射熱吸収領域81を形成してある。この輻射熱

吸収領域81に囲まれた四角形の領域82が1個の窒化ガリウム化合物半導体が形成される素子領域となる。この輻射熱吸収領域81の部分は残りの部分に比べて、その表面が図9に示すように凸凹になっていて、曇り又は不透明になっており、熱輻射の吸収が鏡面仕上げをしてある残りの表面部分よりも大きくなっている。

【0044】上記のような曇った輻射熱吸収領域81付きのサファイア基板11に、窒化物系3-5族化合物半導体層の結晶成長を行うと、輻射熱吸収領域81部分では実効的な成長温度が高く、従って半導体層のAl組成が高くなる。この結果、AlGaIn層は面方向で、Al組成に図10に示すような疎密を生じることになる。図10において、Al組成層の真ん中下部に輻射熱吸収領域があると、この部分のAl組成密度が高くなる。

【0045】このため、この面方向に発生したAl組成の疎密に従って、格子不整合差や熱膨張係数差が上下の成長層との間のみならず、同一成長層の面内で発生する。この結果、成長層間、成長層面内での残留歪みは、サファイア基板11に施した輻射熱吸収領域81部分の上部で極大となる。これにより、図10の89で示すように輻射熱吸収領域に沿ってクラックが入ることになる。

【0046】従って、本実施の形態でも、クラックは、図8に示すように輻射熱吸収領域81に沿って格子状に入り、素子領域82の部分には入らないこととなるため、1枚のウェハーから取れる素子の収率を向上させることができると共に、クラックの発生に伴って素子内に残留する応力の解放が行われ、素子の信頼性が向上する。

【0047】図11は本発明の窒化ガリウム系半導体素子の第5の実施の形態を示した平面図である。サファイア基板11の表面に、格子状に熱輻射の吸収の高い輻射熱吸収領域111を縦横に且つ斜向するように配列してある。これにより、本実施の形態では素子領域112に成長されるAl組成の半導体層にクラックがサファイア基板11の割れ易い方向に沿って入るため、図8の第4の実施の形態よりも素子分離を容易に行うことができるが、他の効果は同様である。

【0048】図12は本発明の窒化ガリウム系半導体素子の第6の実施の形態を示した平面図である。サファイア基板11の表面に、熱輻射吸収の高い輻射熱吸収領域91を蜂の巣状に配列してある。これにより、本実施の形態では、サファイア基板11上に成長する半導体層に、クラックが6方晶形であるサファイア基板11の最も割れ易い方向に沿って入るため、素子分離を極めて容易に行うことができ、他の効果は図11の第5の実施の形態と同様である。

【0049】なお、上記した第4～第6の実施の形態の輻射熱吸収領域81、111、91は、表面が凸凹した領域で形成されているが、基板11の主面上に別途形成

した熱吸収効率の高い金属・セラミック・半導体層等であっても同様の効果が得られる。又、第4～第6の実施の形態で示した輻射熱吸収領域81、111、91はサファイア基板11の背面に形成しても、同様の効果がある。

【0050】図13は本発明の窒化ガリウム系半導体素子の第7の実施の形態を示した断面図である。単結晶のサファイア基板108上には、Ga<sub>2</sub>Nバッファ層107、n型のGa<sub>2</sub>N層106、n型のAlGa<sub>2</sub>Nクラッド層105、InGa<sub>2</sub>N活性層104、p型のAlGa<sub>2</sub>Nクラッド層103、p+型のGa<sub>2</sub>N（コンタクト）層102及び最上層にAlN層101を成長させて素子を形成する。

【0051】本例も、サファイア基板108の主面には、上記した第1～第6の実施の形態で示した十字溝とか、輻射熱吸収領域が施されており、素子領域の周囲にクラックが入るようにしてある。特に、強い引張り応力、熱歪みが得られるAlN層101を最上層に積層してあるため、容易に破断強度限界以上の引張り応力が得られ、上記クラックを入り易くすることができると共に、この層101により素子の表面を保護することができる。

【0052】以上、第1～第7の実施の形態を用いて本発明を説明したが、本発明の範囲はこれら実施の形態にのみ限定されるものでなく、本発明はその要旨を逸脱することなく、サファイア基板上に形成された溝、凹部、凸部、突起、輻射熱吸収領域の形状および配列において異なる種々の形態および配列にも実施することができる。

【0053】

【発明の効果】以上詳細に説明したように、本発明の窒化ガリウム系半導体素子によれば、ウェハー上の素子領域の周囲にクラックを発生させることにより、素子自体にはクラックが発生しないようにして素子の収率を向上させることができると共に、素子自体の残留応力を解消して信頼性を向上させることができる。

【図面の簡単な説明】

【図1】本発明の窒化ガリウム系半導体素子の第1の実施の形態を示した平面図である。

【図2】図1に示した十字溝を有するサファイア基板の断面図である。

【図3】図1に示した十字溝を有するサファイア基板上に積層された成長層の一部を示した断面図である。

【図4】図1に示した十字溝を有するサファイア基板の

他の例を示した断面図である。

【図5】図1に示したサファイア基板上に形成され、格子状に配列された帯状の凸部を示した斜視図である。

【図6】本発明の窒化ガリウム系半導体素子の第2の実施の形態を示した平面図である。

【図7】本発明の窒化ガリウム系半導体素子の第3の実施の形態を示した平面図である。

【図8】本発明の窒化ガリウム系半導体素子の第4の実施の形態を示した平面図である。

【図9】図8に示したサファイア基板の断面図である。

【図10】図8に示したサファイア基板上の成長層のAl組成の疎密を示した模式図である。

【図11】本発明の窒化ガリウム系半導体素子の第5の実施の形態を示した平面図である。

【図12】本発明の窒化ガリウム系半導体素子の第6の実施の形態を示した平面図である。

【図13】本発明の窒化ガリウム系半導体素子の第7の実施の形態を示した断面図である。

【図14】従来の窒化ガリウム系半導体素子の構成例を示した断面図である。

【図15】従来の窒化ガリウム系半導体素子の構成例を示した断面図である。

【符号の説明】

11、108 サファイア基板

31 十字溝

32、53、62、72、82、92、112 素子領域

33、52、89 クラック

35 十字突起

41 AlGa<sub>2</sub>N層

42 Ga<sub>2</sub>N層

43 InGa<sub>2</sub>N層

51 十字状溝

61 溝形

71 凸部

81、91、111 輻射熱吸収領域

101 AlN層

102 p型のGa<sub>2</sub>Nコンタクト層

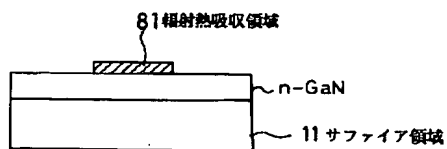
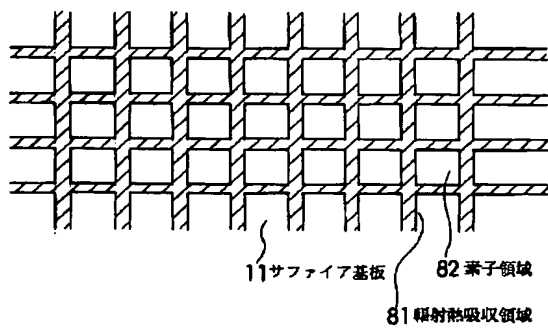
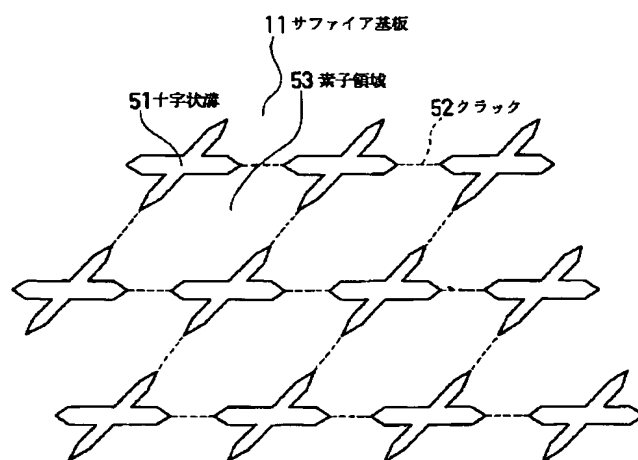
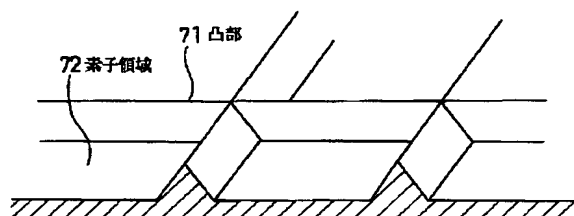
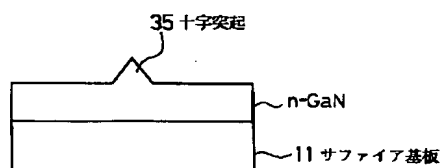
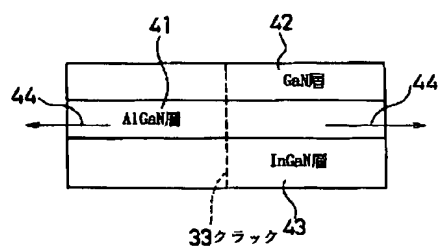
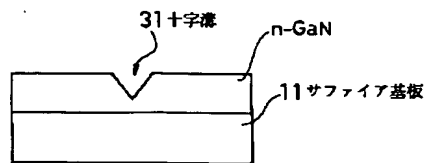
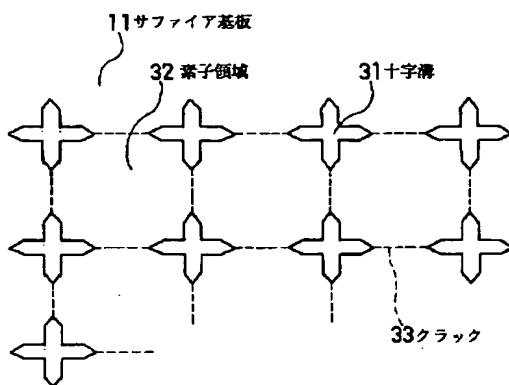
103 p型のAlGa<sub>2</sub>Nクラッド層

104 InGa<sub>2</sub>N活性層

105 n型のAlGa<sub>2</sub>Nクラッド層

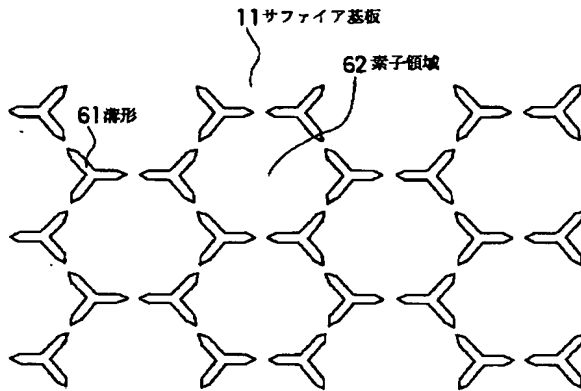
106 n型のGa<sub>2</sub>N層

107 Ga<sub>2</sub>Nバッファ層

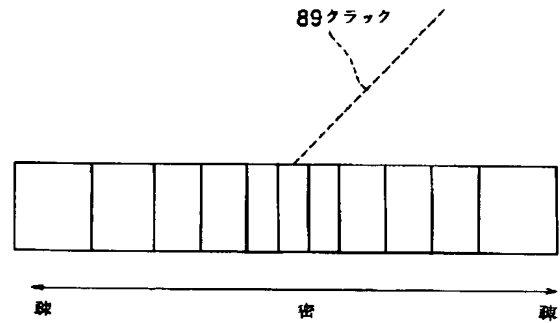




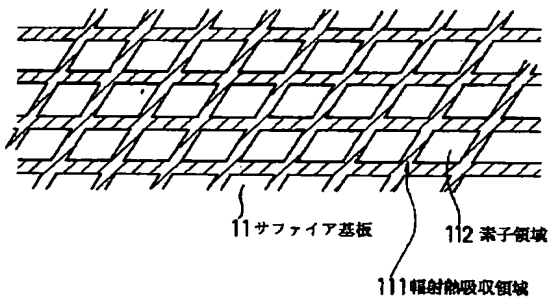
【図7】



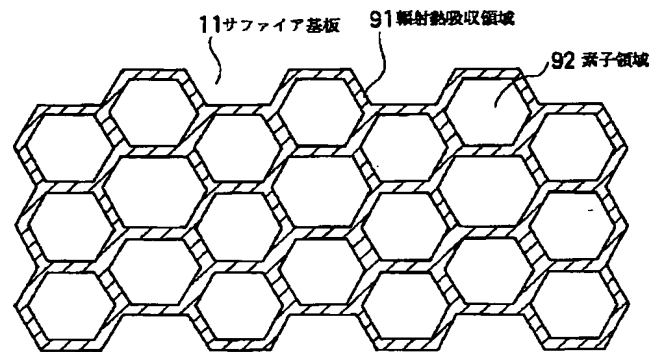
【図10】



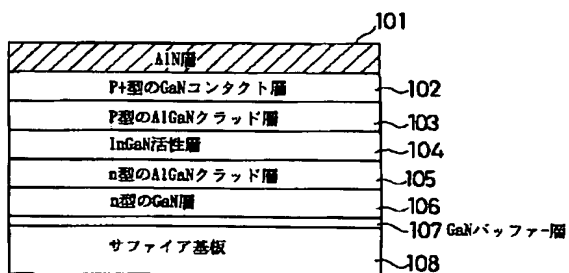
【図11】



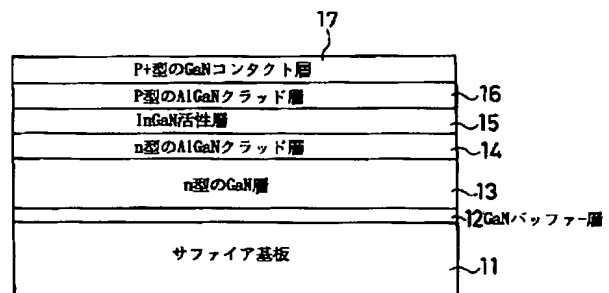
【図12】



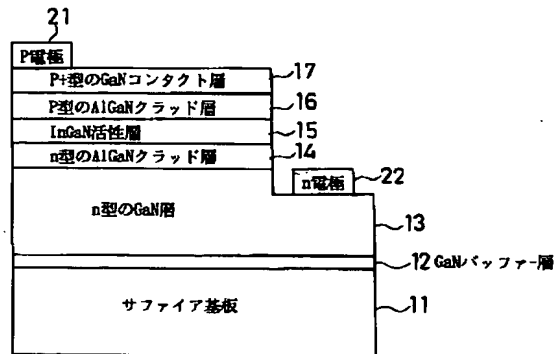
【図13】



【図14】



【図15】



フロントページの続き

(72)発明者 鈴木 伸洋  
神奈川県川崎市幸区堀川町72番地 株式会  
社東芝川崎事業所内